

小池 淳一 教授  
Prof. Junichi Koike

## 先端トランジスタにおけるコンタクト材料の開発

Development of Contact Material for Advanced Transistors

### ■ 研究の概要

IoT、AI時代を迎え、大量のデータを高速に処理することが求められています。この要求に応えるために、ICデバイスを構成するトランジスタの微細化と構造の変遷が急速に進んでいますが、トランジスタに接続するソース・ドレイン電極の接触領域が10nm以下となり、接触抵抗の上昇がデバイス性能を決める因子となっています。接触抵抗を低減するには電極金属とシリコンとの界面に形成されるショットキー障壁高さ(SBH)を下げる必要がありますが、界面準位の存在によって金属のフェルミ準位( $E_F$ )がピン止めされ、SBHは0.6~0.8eVの範囲に固定されてしまいます。本研究の主な狙いは、界面準位密度を減少することで $E_F$ をピン止めから解放し、最適なシリサイドを形成する金属を選択することでSBHを0.3eV程度まで低減してソース・ドレイン領域の高濃度ドーブと併用することで低い接触抵抗率を得ることにあります。さらに、研究対象とする半導体をシリコンだけでなく、SiGe、GaNにも拡張していきます。

### ■ 研究の目的

シリコントランジスタに接続するソース・ドレイン電極において、界面に絶縁層を挿入したMIS(Metal-Insulator-Semiconductor)構造とすることで、界面準位(金属誘起ギャップ準位(MIGS)と構造欠陥誘起ギャップ準位(DIGS))の密度を低減し、 $E_F$ をピン止めから開放します。ここに狙いの仕事関数を有するシリサイドを形成してSBHを0.3eVまで減少します。さらに絶縁層ギャップ内の深い準位に不純物準位を形成することで電子トンネリングを容易にし、シリコンのソース・ドレイン部に形成する高濃度ドーブ層と併せて、 $10^{-9}\Omega\text{cm}^2$ 以下の接触抵抗率を実現します。

### ■ 研究の特色

MIS構造にして接触抵抗率を低減する試みは多数報告されています。これらは絶縁層としてバンドオフセットの小さい酸化物を選択して金属・半導体間のキャリア輸送を容易にすることを提案しています。しかし、この方法では金属の波動関数の染み出し

を抑制できないため、MIGSを低減できません。よって、 $E_F$ をピン止めから開放できず、SBHを低減することは困難です。本研究では、金属の波動関数の染み出しを完全に遮蔽するとともに、Si界面の構造欠陥に対してパッシベーション効果を有する酸化物を選択します。これによってMIGSとDIGSが消滅し、 $E_F$ のピン止めからの開放とSBHの低減が可能になり、既存技術のブレークスルーになることが期待されます。

### ■ 期待される効果

現状の高い接触抵抗はトランジスタ微細化によるクロックスピードの高速化を阻害していますが、提案する目標が達成できれば、4GHzを超える高速化が実現できると予想されます。また、産業分野においては、日本が強みとする新材料製造とプロセス装置製造に関わる業種の発展に貢献できます。

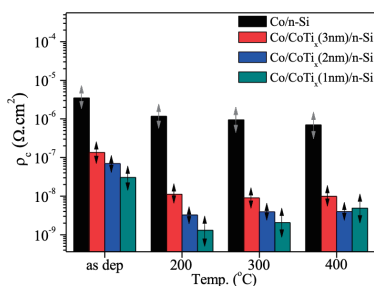


図1 界面構造制御によって  
コンタクト抵抗率を $10^{-9}\Omega\text{cm}^2$ に

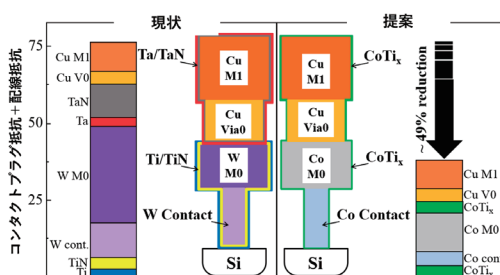


図2 高性能・高信頼性材料への転換により  
コンタクト領域の抵抗値を半減